

成功的图形： CALIBRE PATTERN MATCHING

HEND WAGIEH 和 JONATHAN MUIRHEAD, MENTOR GRAPHICS

Mentor[®]
A Siemens Business

D E S I G N T O S I L I C O N

W H I T E P A P E R

www.mentor.com

背景

人是视觉动物。从我们生命的最初时刻起，视觉图形就是我们了解世界的主要方式。在我们的整个生命历程中，我们对视觉刺激的反应比任何其他刺激都要强烈。即使我们的语言并不相同，但通过一些表意图画，我们也能交流基本思想，并达到近乎一致的理解。据估计大约 65% 的人是视觉学习者；而[根据 MIT 的研究](#)，人类完成视觉处理的时间可以短至 13 毫秒，不过这些都并不足为奇。

IC 版图本质上是可视的，任何工程师一看到版图，就能立即识别出晶体管、导线和过孔，但我们总是用文字脚本语言来定义它们。定义版图特征时，我们会用文字来描述其宽度、高度和长度。通过指定特征之间允许（或不允许）的距离，或者指定特征的确切布局来加强这些定义。这种基于文本的一维方法长期以来都运作良好，不过，语言文字最终还是日渐难以为继了。

对于当今的纳米节点，我们不再定义相对简单的一维长度和宽度类型的度量。光刻和制造限制与性能要求相结合，扩大了设计版图布局内的影响半径，所以现在我们发现，我们要描述越来越多彼此互相依赖且有时是多维和多层次的组合特征集。一些配置非常复杂，使用现有脚本语言根本无法准确（或实事求是地）予以描述。

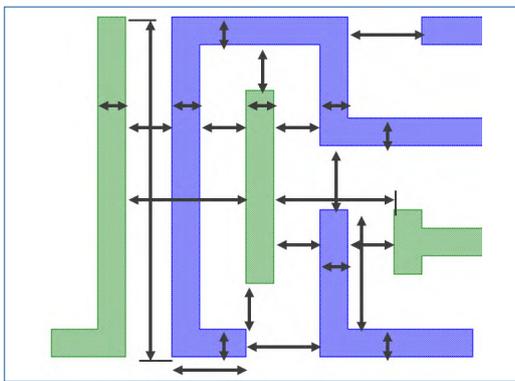


图 1：设计约束和影响远远超出了 45 nm 及以下节点的简单长度 / 宽度度量。

图 1 说明了设计规则的重点如何从简单的长宽类型度量变为复杂的、相互依赖的多维变量集。不仅有更多度量是多维的，而且所有度量都相互依赖，所以任何特定尺寸的允许范围都取决于周围很多度量的值。

光刻技术提出了一系列不同的挑战。早在 20 世纪 90 年代后期，特征尺寸就比光刻常用的光波长要小，而且此后差距一直在稳步增大。随着几何形状相对于光源波长不断缩小（图 2），光学效应对晶圆的影响也在持续恶化。光通过光掩模和步进器（扫描仪）光学元件时的干扰很容易引起衍射效应，使片上特征失真，甚至消失，进而导致集成电路 (IC) 无法使用。

实现小于 45 nm 的分辨率已成为一个极具挑战性的难题，晶圆制造工艺和拓扑版图特征本身均会严重影响系统变异性。

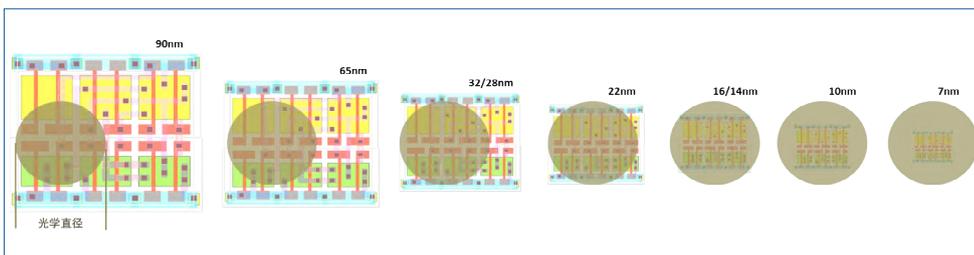


图 2：特征尺寸随着节点的每次升级而不断缩小。在 22 nm 节点，整个 IC 标准单元设计可能比光学直径还小。

因此，设计规则的数量和复杂性都在呈爆炸式增长，这样一来，设计规则检查 (DRC) 变得越来越困难，耗费的时间也更加漫长。就全行业而言，我们观察到，节点每升级一次，物理验证检查的数量就会增长 20% 以上，主要原因是制造工艺复杂性的提高。执行每项检查所需的操作数量也在增加。随着节点的每次升级，物理验证集内的操作总数增加了 30% 以上。图 3 显示了这些增长模式。

规模和复杂性的这种迅速扩增对整个 IC 制造流程都有影响。另一个有意思的趋势是延长既有技术节点 (>28nm) 的使用寿命，以支持 10 多年前创造此类工艺时间所未闻的新型设计。而之所以会推动这种经久耐用的需求，大部分要归因于如今针对物联网 (IoT) 应用的许多 / 大多数 IC 需要更多连接能力。即使不改变设计规则，最初为 CMOS 逻辑而创造的工艺，现在经过改造可支持混合信号、图像传感器、微机电 (MEM) 器件、智能电源等，此类工艺所支持的器件类型也会随之改变。由此而来的挑战是，最初创造这些工艺的团队已经转向其他事情，那些知识可能无法再轻易获得。使用图形来补充现有设计规则是一种精准支持这种新要求的简单途径，它不需要丰富的规则和检查编码专业知识。

大多数物理验证要求基于一个简单的概念：给定工艺无法成功制造出几何形状的某些组合。我们可以通过制造工艺仿真、失效分析或其他验证技术来发现有问题的拓扑配置。例如，仿真和版图分析技术可以识别特定设计特征内的问题区域或某些配置，这些配置在制造期间由于光刻变化、平面性变化或对随机缺陷的极高灵敏度而可能失败或对良率产生不利影响。另一方面，失效分析使用制造后硅片测试和良率分析技术来识别并隔离芯片和设计上重复出现的系统性缺陷。

我们需要一种高效而准确的方法来识别物理设计中已知的有问题的配置，如此方能在其引起制造流程失败之前将其删除或加以改进。幸运的是，我们现在已经拥有了这样一种方法。通过配合使用这一功能和现有的 DRC 规则，我们可以轻松支持新型物理验证、分析和设计修改，同时还能确保设计质量和可靠性。

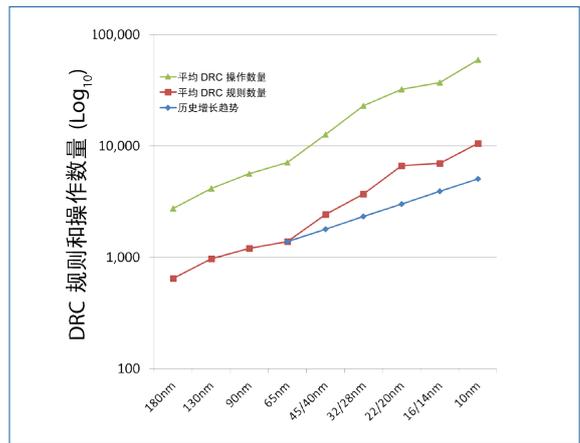


图 3: 物理验证规则的数量和复杂性的增长。

CALIBRE PATTERN MATCHING 概述

利用 Calibre® Pattern Matching，我们得以在纷繁复杂的解释中回归最基本的直觉。试着仅用文字描述最简单的结构，比如一个三维盒子。没有任何两个人会使用完全一样的话语进行描述，也没有任何两个人会以完全相同的方式来理解这一描述。但如果您将其绘制出来，每个人都会看到相同的图像（图 4）。

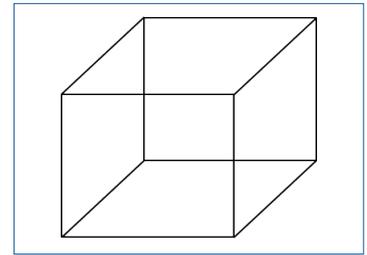


图 4：图像超越语言，确保相互理解。

Calibre Pattern Matching 允许设计、制造和失效分析团队直接从设计版图中将特定几何配置作为视觉图形加以识别、隔离和定义。一旦经过识别和定义，便可将这些图形添加到图形库中，供 Calibre Pattern Matching 引擎用来自动扫描设计有无匹配的图形。凭借这种视觉表示功能，Calibre Pattern Matching 开辟了一种定义、管理和处理设计规则的全新方式，允许设计人员和晶圆代工厂的人员能够借由他们都能顺畅地使用及理解的“语言”进行交流

CALIBRE PATTERN MATCHING 流程

在整个设计、验证和测试工艺流程中，各类人士可以通过各种各样的方式识别图形。Calibre Pattern Matching 的基本使用模式相当简单：

- 确定感兴趣的点或位置，
- 创建一个图形，可以将其绘制出来，从现有设计中进行“裁剪”，或者使用 Calibre Pattern Matching 自动捕获技术，
- 将图形添加到图形库，
- 指导 Calibre Pattern Matching 扫描 IC 设计有无指定图形库中图形的任何实例。

在比较过程中，Calibre Pattern Matching 会在每个匹配的地方放置一个图形标识符（标记）。随后可根据用户的需要予以高亮显示、固定或调整所得到的匹配。

创建图形和图形库

为了理解 Calibre Pattern Matching 流程的每一步，我们将详细说明一个例子，首先是识别一个问题构造（图 5）。由于周围的特征（上面和下面的线路末端），此几何形状会引起一个挤压点（热点）。如果下面的线路在“可变”区域（红线）中的任何地方结束，则挤压问题将持续存在。一旦识别并表征一个系统性问题，就可以将其捕获并添加到图形库中供下游使用。

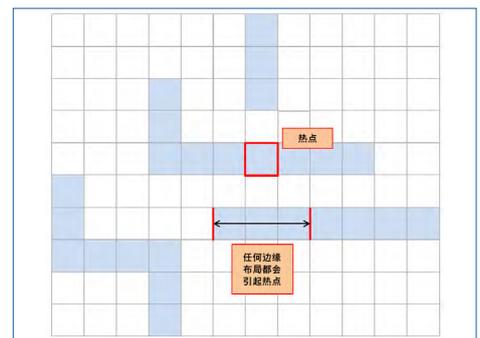
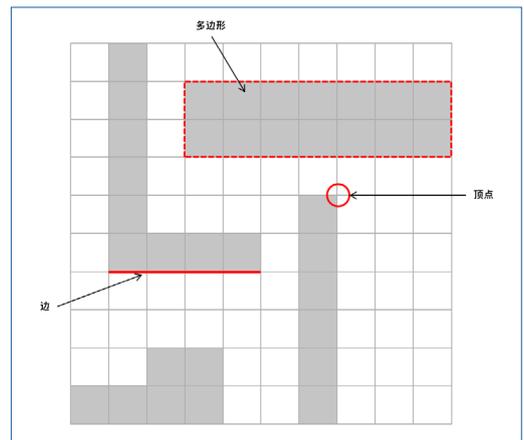


图 5：产生光刻热点的已知“挤压”配置示意图。

为了了解一个图形是如何定义和转换为图形库条目的，我们需要先定义可以与图形相关联的元素。图 6 显示了各项元素。

- 图形 —— 由一个或多个图层组成，图层包含一个或多个限定在固定二维空间内的多边形。
- 多边形 —— 边的集合，定义要搜索的图形形状
- 边 —— 两个顶点的集合，确定多边形的一条边
- 顶点 —— 与任意图层相关联的 x-y 点



图形定义包含这些元素的组合和位置的精确度量。图形定义还包含如下规格：

图 6: 用于定义图形的元素。

- 图形范围 —— 限定图层的区域，通过将图形几何形状与“外部世界”分离开来以协助匹配流程
- 边缘容差 —— 定义匹配流程中允许边缘位置偏离的程度
- 图形标记 —— 图形匹配操作的输出。图形标记放置在图形和设计的每个匹配的地方。

对于单个图形生成，所有 Calibre 版图浏览器都可提供交互式图形输入和编辑环境。将此类浏览器与相关的 Calibre Pattern Matching 图形界面结合使用，用户可以将问题版图图形从现有设计中“复制并粘贴”到图形库中。然后可以根据需要自定义图形：指定边缘布局和其他图形尺寸的变化容差，更好地定义图形范围，或增强标记输出。

另外，Calibre Pattern Matching 提供了多种方式来自动捕获图形并将其存储到图形库中：

- 使用现有 Calibre nmDRC™ 或 Calibre LFD™ 结果数据库填充图形库，其中给定规则检查的所有标记都会生成自己的图形，
- 从“组”图层进行捕获，其中组图层上存在的每个多边形基本上都会形成库中的新图形，
- 使用批量模式功能实现更系统化的自动图形捕获流程。

使用 CALIBRE PATTERN MATCHING

图形匹配对设计和实现流程中的任意数量的工艺都非常有用。

设计规则检查

对于 Calibre Pattern Matching 来说，负责撰写设计规则检查的工程师是他的主要用户组之一。通过 Calibre Pattern Matching，用户可以更轻松定义和管理复杂的 DRC 检查，而现如今，这些检查对于从 180 nm 到 5 nm 的所有技术节点的设计都非常重要。利用图形匹配识别难以编码的几何形状，使最终用户可以在设计实现和验证的早期阶段避免或修改这些检测到的实例。Calibre Pattern Matching 可与 Calibre nmDRC 完全集成，因此只需要一个规则集。

数字设计实现

Calibre Pattern Matching 可通过 Calibre InRoute™ 与 Olympus-SOC® 集成，进而能在设计实现过程中提供 Calibre Signoff 质量的自动修复和验证。结果调试所用的流程和设计环境与 Calibre nmDRC 结果调试相同。这种直接集成可以提高性能以及缩短周转时间，甚至是对于最复杂和最先进的数字设计也十分有效。

热点识别

晶圆代工厂和设计人员不断尝试预测及避免有问题的几何形状或配置，例如图 5 所示的“挤压”光刻热点。一旦识别出光刻热点，便可进行表征并将其定义为一个图形。然后可以使用 Calibre Pattern Matching 来“捕捉”可能已经引入的该图形的任何实例。通过在设计 and 实现流程中及早发现并编辑这些配置（例如在单元和模块验证时，或在运行布局布线级别的验证时），设计人员使用图形匹配可以缩短周期时间，避免在全芯片光刻仿真之后还需要重新实现版图布局。

随机和系统性设计问题

晶圆代工厂和独立器件制造商知道，某些复杂的版图拓扑结构对特定工艺“敏感”。晶圆代工厂通常会向其无晶圆厂和轻晶圆厂客户提供工艺定义套件 (PDK)，其中包含检测有问题的几何场景的功能，从而帮助设计人员在提交设计进行制造之前验证设计的可制造性。扩展晶圆代工厂的 PDK 流程以包括 Calibre Pattern Matching 非常简单，因为它可与 Calibre 的标准验证规则格式 (SVRF) 语言完全集成。从 PDK 开发和支持角度来看，这种实现方式还能降低晶圆代工厂的拥有成本。

此外，可制造性设计 (DFM) 分析经常会发现一些影响可制造性和 / 或性能的问题配置。例如，某些几何形状可能在化学机械平面化过程中对芯片平面性产生不利影响。利用 Calibre Pattern Matching 定义或捕获问题图形就要容易得多。一旦识别并表征一个系统性问题，就可以将其捕获并添加到图形库中供其他用户使用。

同样，光刻图形可以帮助 OPC 团队在设计流程的早期改进其工艺模型和配方，进而缩短总周期时间。失效分析组可以使用图形匹配来捕获制造过程中屡次失败的配置，并将这些图形返回给设计和验证团队，避免其在未来设计中使用。已被证明在制造过程中经常失败的配置，或者会产生不可接受性能差异的配置，可以轻松纳入图形库中，以确保其在未来设计验证中能被识别（标记）。

图形驱动自动豁免流程

在物理设计实现过程中，设计人员和自动版图布局工具均可能创建可豁免的上下文设计规则检查 (DRC) 违规情况；由于外部单元交互，使用标准 DRC 豁免方法无法豁免这些违规情况。在版图的每次迭代过程中，手动检查每个报告的结果以确定其是可豁免的还是真正的违规，非常浪费时间。通过将已知的可豁免违规捕获为图形，便可在后续版图迭代中自动滤除这些结果，使设计人员能够把调试时间集中在真正的错误上。

DFM / 建议规则增强

通过增强设计（例如线路末端延长等）可以提高良率和可靠性。使用 Calibre Pattern Matching 以图形方式识别合规区域以及应用所需的增强措施，可以轻松改善良率和可靠性，并在日后增加额外标准时轻松予以更新。

复杂和非曼哈顿器件验证

验证包括弯曲和不规则形状的复杂器件版图往往难以编码，而且由于采用非曼哈顿边缘对齐，常常会产生错误的结果。黑匣子方法可能遗漏真正的制造错误，或者忽视形状之间的交互，这种情况会导致与器件仿真特性不符，进而可能影响硅片上的性能。Calibre Pattern Matching 方法可以轻松用 SVRF 编码，因此其不仅能验证兼容的器件版图，而且能输出不匹配的形状。

模拟设计验证

模拟电路的物理版图布局对于确保精确制造以及得到正确工作所需的预期电气行为都至关重要。为实现正确的功能，边缘位置、角度、间距、寄生分布和对称布局都必须精准无误，如此方能生成设计的电路行为。利用 Calibre® Pattern Matching，每个模拟电路设计都可以作为一个包括精确角度的独特图案被可视化捕捉。Calibre Pattern Matching 可以包含模拟设计中任何常见的图形，如电流镜、差分对、电平转换器、螺旋电感器等。此外，图形并非总是需要包含整个器件。例如，验证正确的交错连接可能只需要将器件的一个子集用作图形，以确保完整器件配置准确无误。

IP 改动

标准单元和 IP 设计人员可以使用 Calibre Pattern Matching 进行几何比较，忽略任意单元或平坦化差异，从而允许用户确定是否存在任何偏差。此类比较可以确认 IP 没有在他们不知情的情况下进行了改动。

版图重定向

重定向是光刻预处理中使用的一项技术，目的是补偿晶圆级发生的蚀刻和光刻处理效应。在 OPC 配方开发过程中，用户可以运用图形匹配来快速找到重定向过程失败的位置。随着每次新技术节点的推出，重定向处理都变得更为先进和复杂，因而导致了对改进验证技术的需求不断增长。在重定向级别，Calibre Pattern Matching 可以作为新的快速验证形式加以集成。

缩短仿真运行时间

全光刻仿真的准确性极高，但非常耗时。在全芯片应用中，图形匹配可作为筛选步骤添加到 Calibre LFD™ 快速模式（用作仿真输入），因此既能大幅提高仿真速度，又能保持高精度。

总结

将 Calibre Pattern Matching 整合到实现、验证和制造流程中可提供一系列好处：

- 通过执行先前难以或无法执行的物理验证检查，减少设计变异性和制造故障。
- 让定义和实现复杂的设计约束与规则检查变得更轻松，进而提高整体生产率。
- 使用可视化图形（而不是基于文本的抽象）创建复杂的检查，改善设计人员与晶圆代工厂之间的交流。
- 让设计、制造和测试团队跨工具共享图形库，提高跨流程和团队的一致性和精确性。因而根据具体情况为特定的设计方法、制造工艺或其他类别创建图形库。
- 通过提供实际几何形状之间的直接可视化比较来简化调试，从而更容易了解和修复违规情况。
- 在制造和设计之间提供更快的更新，从而快速实现新近确定的限制良率的图形。

众所周知，达到物理实现收敛的难度越来越大，物理验证运行时间越来越长，先进工艺设计的调试难度和时间线不断升级。Calibre Pattern Matching 可以与各种 Calibre 产品配合使用，作为单个 SVRF 集的一部分，无需流入和流出，也没有复杂的流程，因此很容易将其纳入用户现有的设计和验证流程中。Calibre Pattern Matching 承诺准确、精密、一致地定义和识别复杂配置，从而减少为实现最先进设计流片所需的时间和成本。

如需更多信息，请访问：

go.mentor.com/Pattern Matching

如需最新信息，请致电联系我们，或者访问：

www.mentor.com

©2018 Mentor Graphics Corporation，保留所有权利。本文档包含 Mentor Graphics Corporation 的专有信息，只能由原始接收者出于内部商业目的的全部或部分复制本文档，前提是在所有副本中都包含此完整声明。接受本文档即表示接收者同意采取一切合理措施，防止未经授权使用这些信息。本文档中提及的所有商标属于其各自所有者。

公司总部
Mentor Graphics Corporation
8005 S.W. Boeckman Road
Wilsonville, Oregon 97070 USA
电话：+1-503-685-7000
传真：+1-503-685-1204
销售和产品信息
电话：+86-21-6101-6301
sales_info@mentor.com

上海
明导（上海）电子科技有限公司
上海市浦东新区杨高南路 759 号
陆家嘴世纪金融广场 2 号楼 5 楼
邮编：200127
电话：+86-21-6101-6301
传真：+86-21-5047-1379

北京
明导（上海）电子科技有限公司
北京办事处
北京市南礼士路 66 号
建威大厦 1512 室
邮编：100045
电话：+86-10-5930-4001
传真：+86-10-6808-0319

深圳
明导（上海）电子科技有限公司
深圳办事处
深圳市福田区金田路 3088 号
中洲大厦 24 楼 2401 室
邮编：518040
电话：+86-755-8282-2700
传真：+86-755-8826-7750

Mentor[®]
A Siemens Business

MGC 01-18 TECH14300-CN