

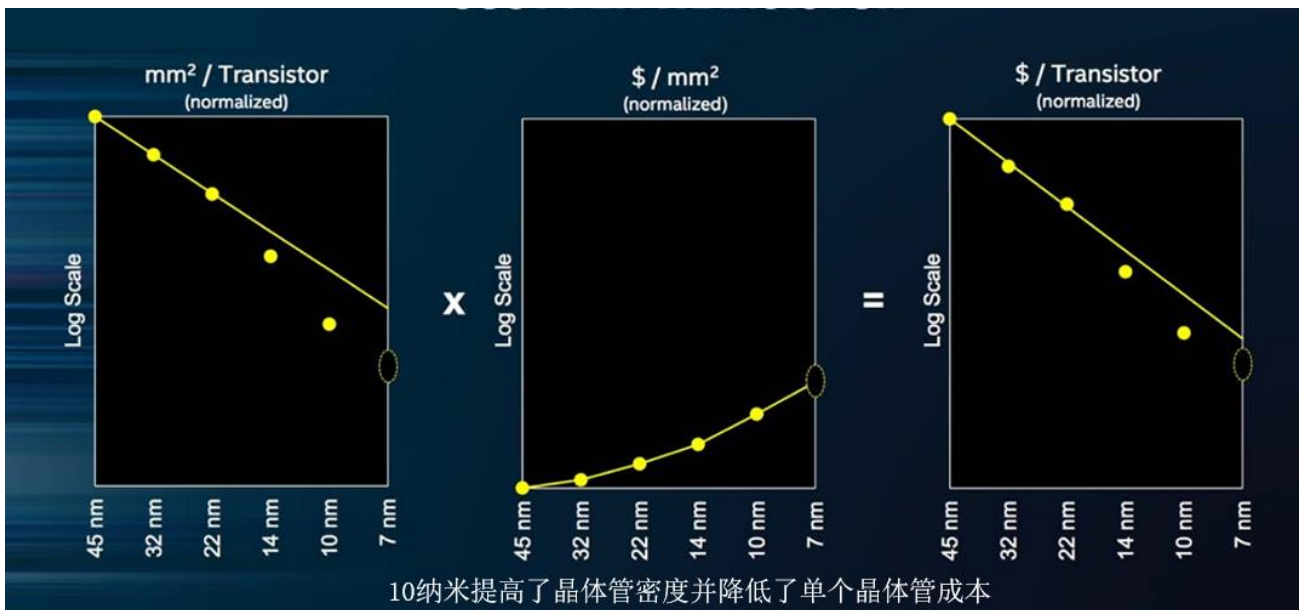


背景资料

英特尔10纳米制程：通过超微缩技术实现业界最高的逻辑晶体管密度

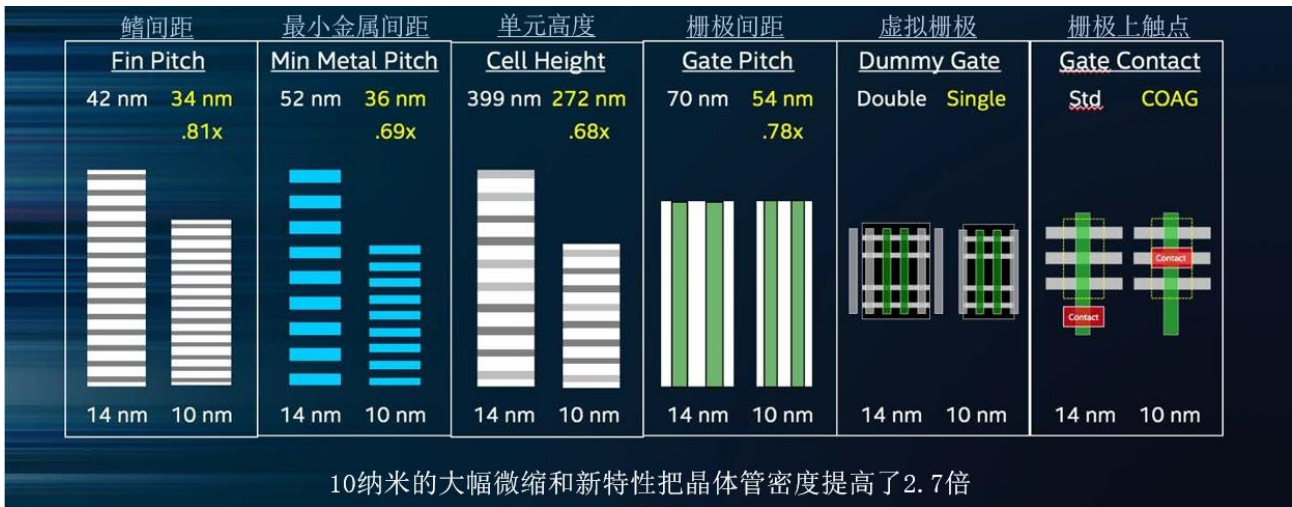
英特尔10纳米工艺采用第三代 FinFET（鳍式场效应晶体管）技术，相比其他所谓的“10纳米”，英特尔10纳米预计将会领先整整一代。英特尔10 纳米工艺使用的超微缩技术（hyper scaling），充分运用了多图案成形设计（multi-patterning schemes），并助力英特尔延续摩尔定律的经济效益，从而推出体积更小、成本更低的晶体管。英特尔10纳米制程将用于制造英特尔全系列产品，以满足客户端、服务器以及其它各类市场的需求。

单个晶体管成本

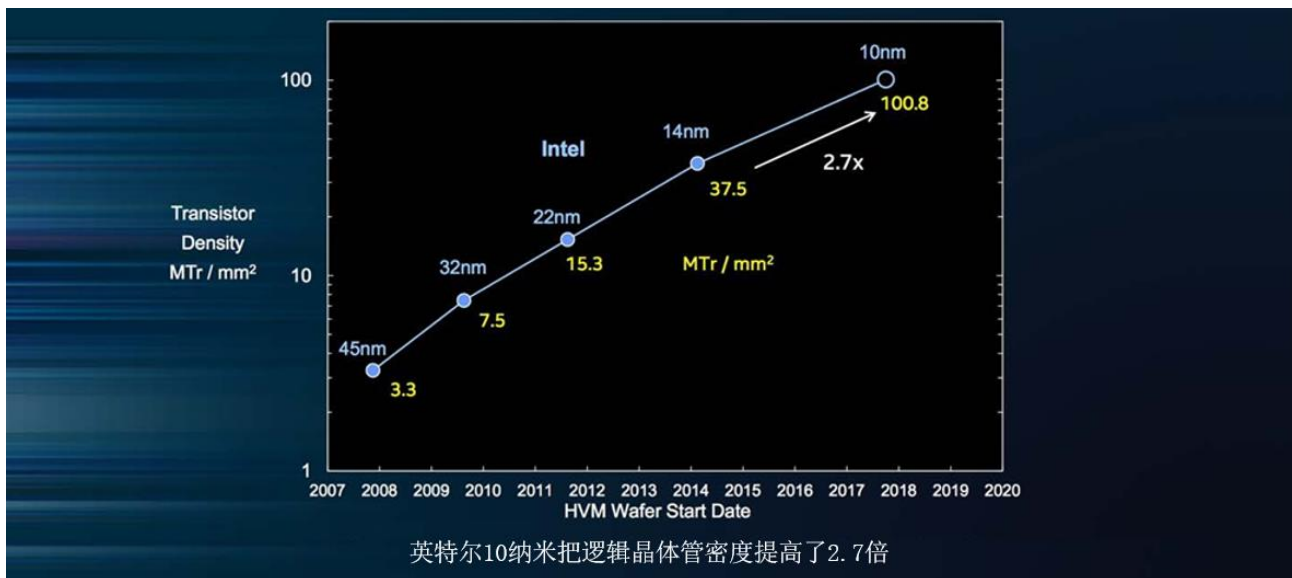


英特尔10纳米制程的最小栅极间距从70纳米缩小至54纳米，且最小金属间距从52纳米缩小至36纳米。尺寸的缩小使得逻辑晶体管密度可达到每平方毫米1.008亿个晶体管，是之前英特尔14纳米制程的2.7倍，大约是业界其他“10纳米”制程的2倍。

10 纳米超微缩

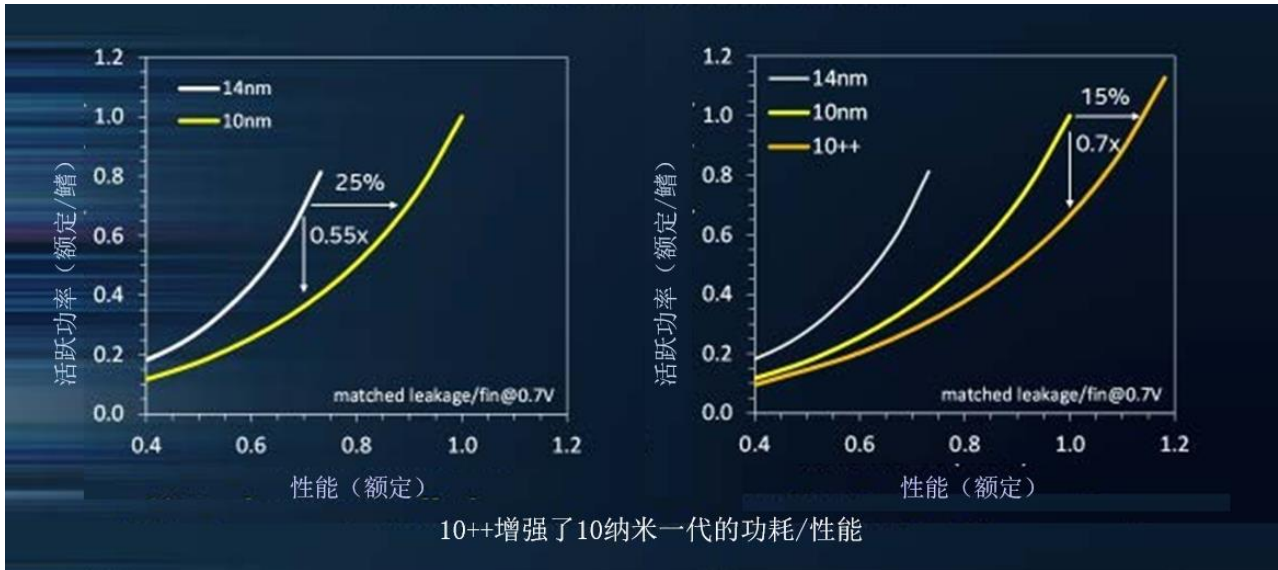


晶体管密度



相比之前的14纳米制程，英特尔10纳米制程提升高达25%的性能和降低45%的功耗。相比业界其他所谓的“10 纳米”，英特尔10纳米制程也有显著的领先性能。全新增强版的10 纳米制程——10++，则可将性能再提升15%或将功耗再降低30%。

工艺提升



英特尔晶圆代工业务通过两个设计平台——10GP（通用平台）和 10HPM（高性能移动平台），向客户提供英特尔10纳米制程。这两个平台包括已验证的广泛硅IP组合、ARM 库和 POP 套件，以及全面整合的一站式晶圆代工服务和支

+++