



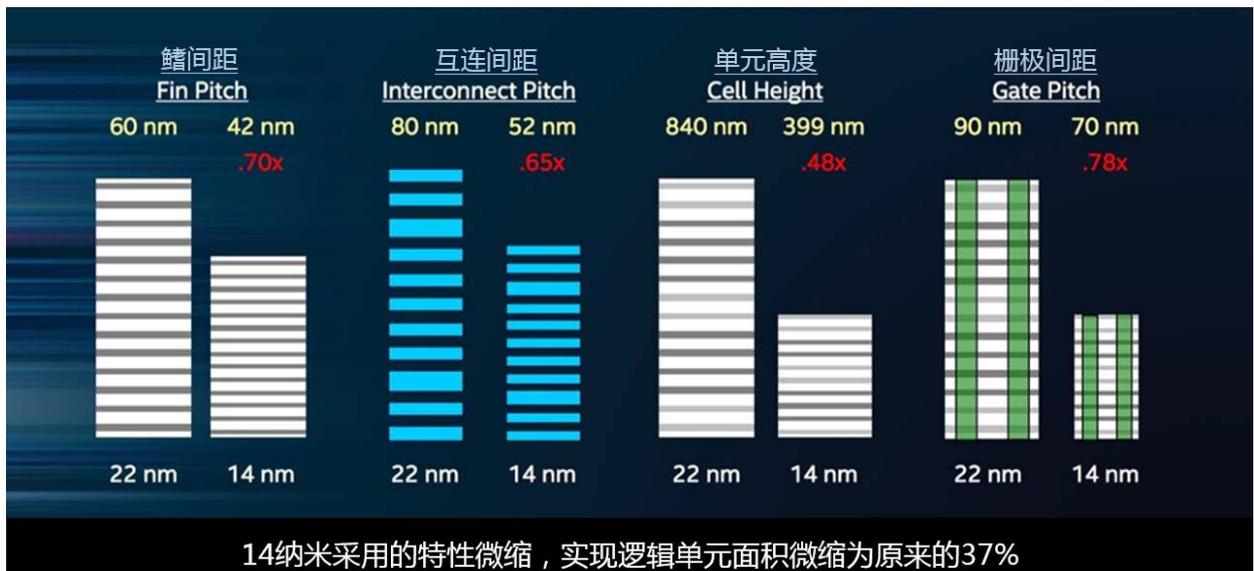
背景资料

英特尔 14 纳米制程：打造极速、节能产品

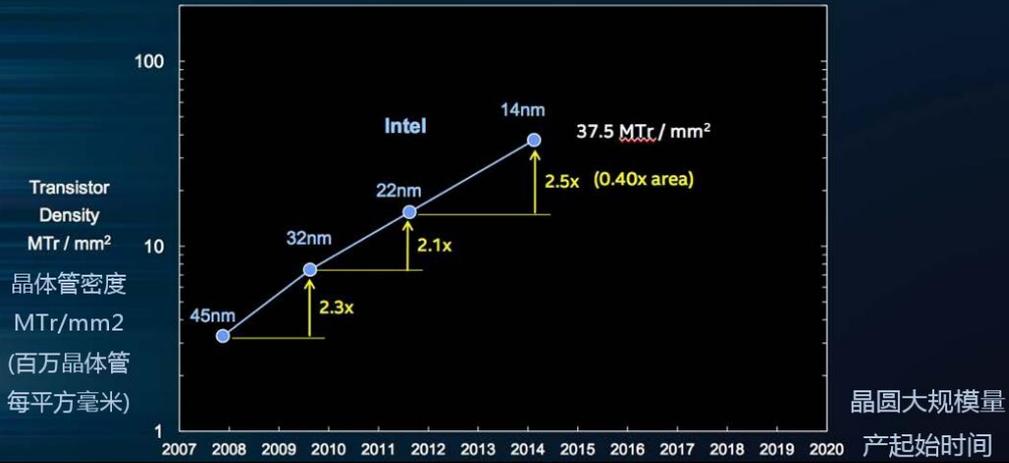
英特尔14纳米制程采用第二代 FinFET 技术，提升性能并降低漏电功耗，从而支持一系列广泛的产品。英特尔14纳米制程正处于量产阶段，用于制造包括高性能服务器、FPGA以及低功耗个人计算设备、移动设备、调制解调器和物联网设备在内的各类产品。

14 纳米制程的晶体管鳍片更高、更薄且更加密集，从而提升了密度和性能。这些改进的晶体管需要的鳍片数量更少，进一步提升了制程的总体密度。晶体管栅极间距从90纳米缩小至70纳米，最小互连间距从80纳米缩小至52 纳米，从而让晶体管密度到达每平方毫米 3,750 万个晶体管的标准。通过采用超微缩技术，英特尔14纳米制程相比之前的 22 纳米制程实现了非常显著的微缩，其中逻辑单元面积微缩为此前的37%，晶片尺寸微缩超过此前的一半。

14 纳米超微缩规格

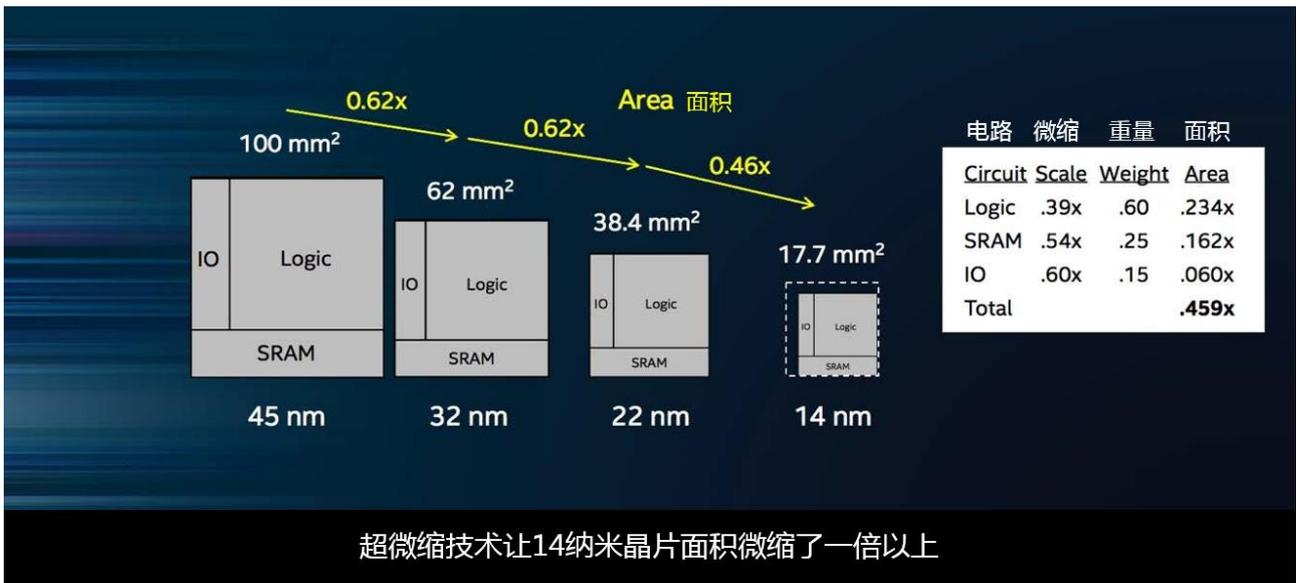


晶体管密度



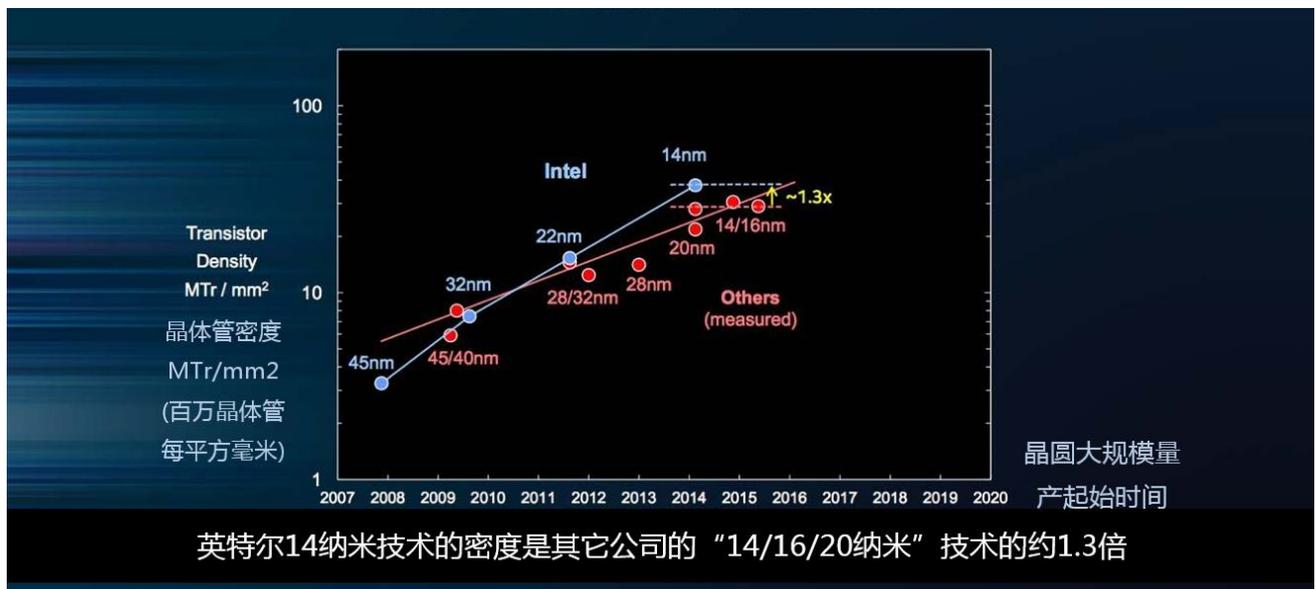
使用NAND+SFF指标，14纳米实现了超越业界的逻辑晶体管密度

14 纳米制程大幅微缩晶片尺寸



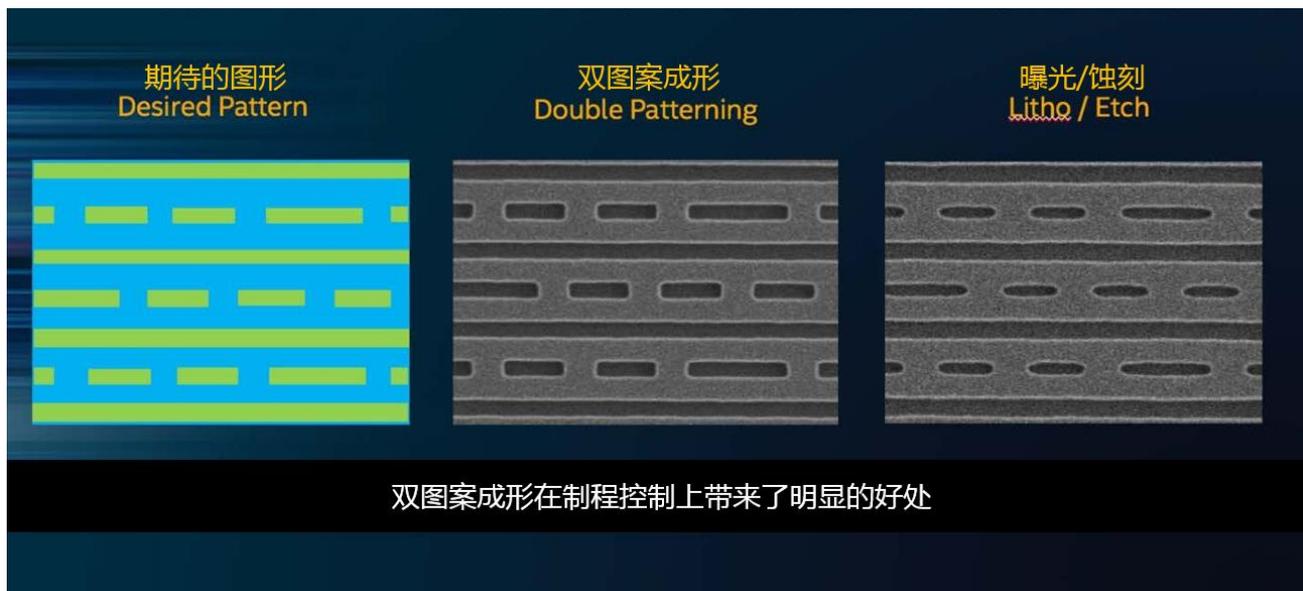
相比于业界其他的14/16/20纳米制程，英特尔14纳米制程的密度是它们的约1.3倍，这极大降低了单个晶体管成本（CPT）。业界的“10 纳米”制程预计于2017年的某个时段出货，而其晶体管密度仅与2014年便已开始出货的英特尔14纳米制程相当。

晶体管密度



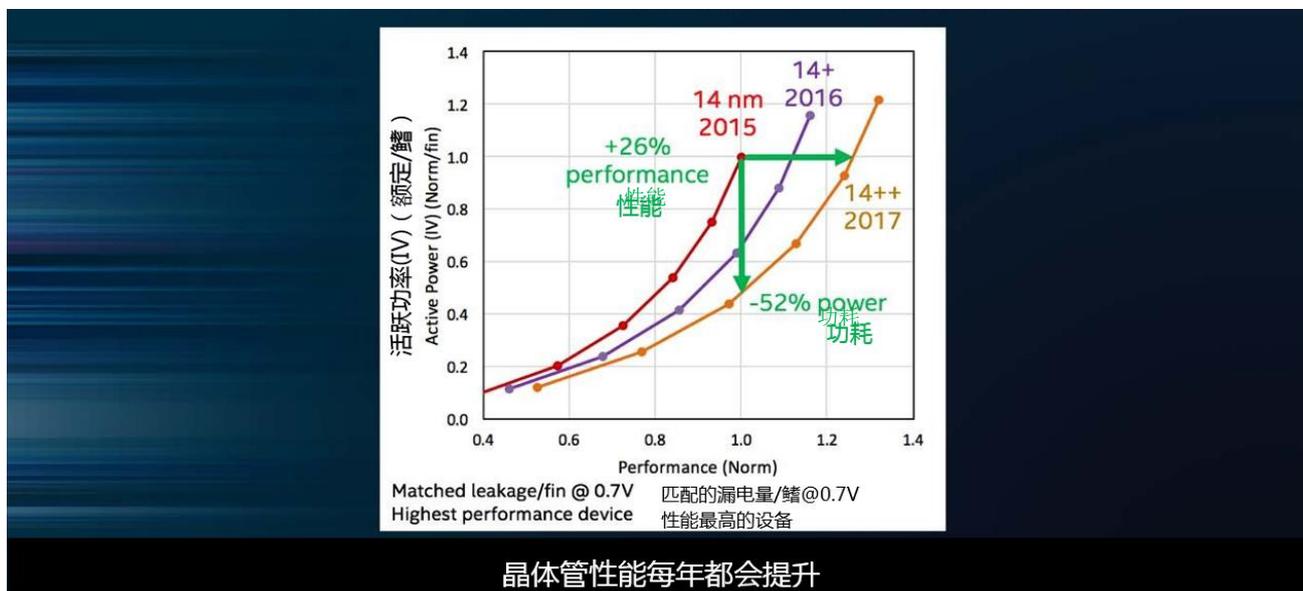
14 纳米制程超微缩的一个关键因素是引入自校准双图案成形（SADP），相比业界的曝光-蚀刻-曝光-蚀刻（LELE）方法，它在晶体管密度和良品率上更有优势。

双图案成形优化制造工艺

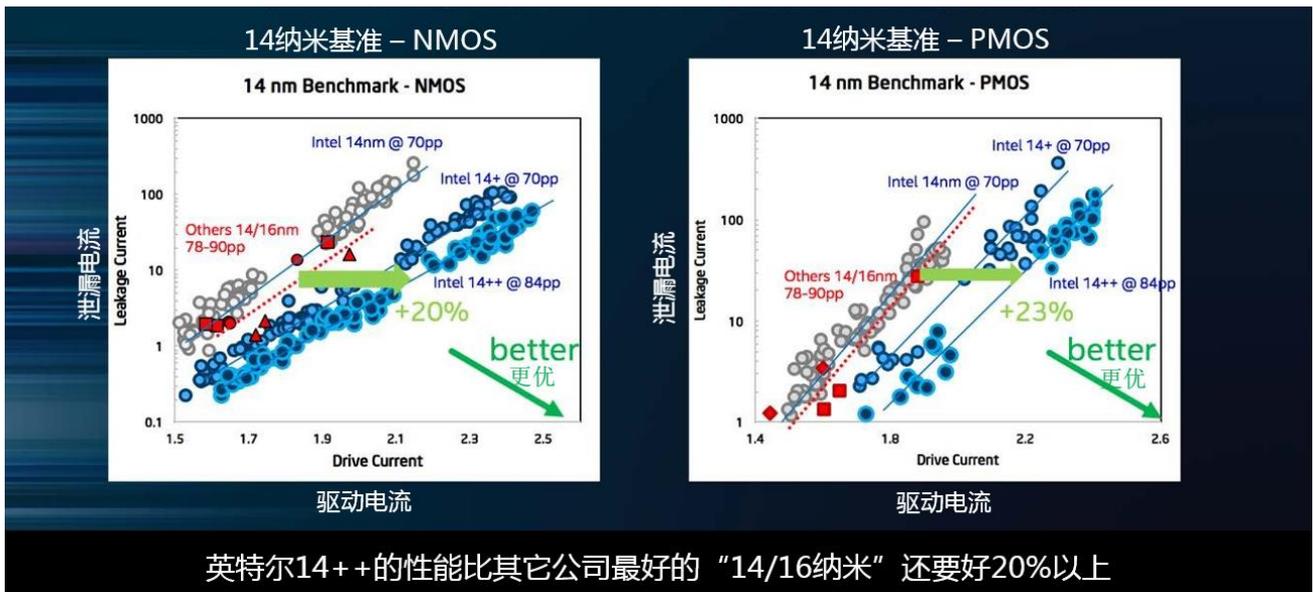


英特尔不断改进14纳米制程的性能和功效。14 纳米制程的持续优化使其性能比最初的14 纳米制程可以提升多达 26%，也可以在相同性能下降低50%以上的有效功耗。英特尔14+制程的性能比最初的14纳米制程提升了12%，而英特尔14++制程在此基础上又将性能提升了24%，超过业界最佳的其他14/16纳米制程20%。

全球性能最高的14晶体管

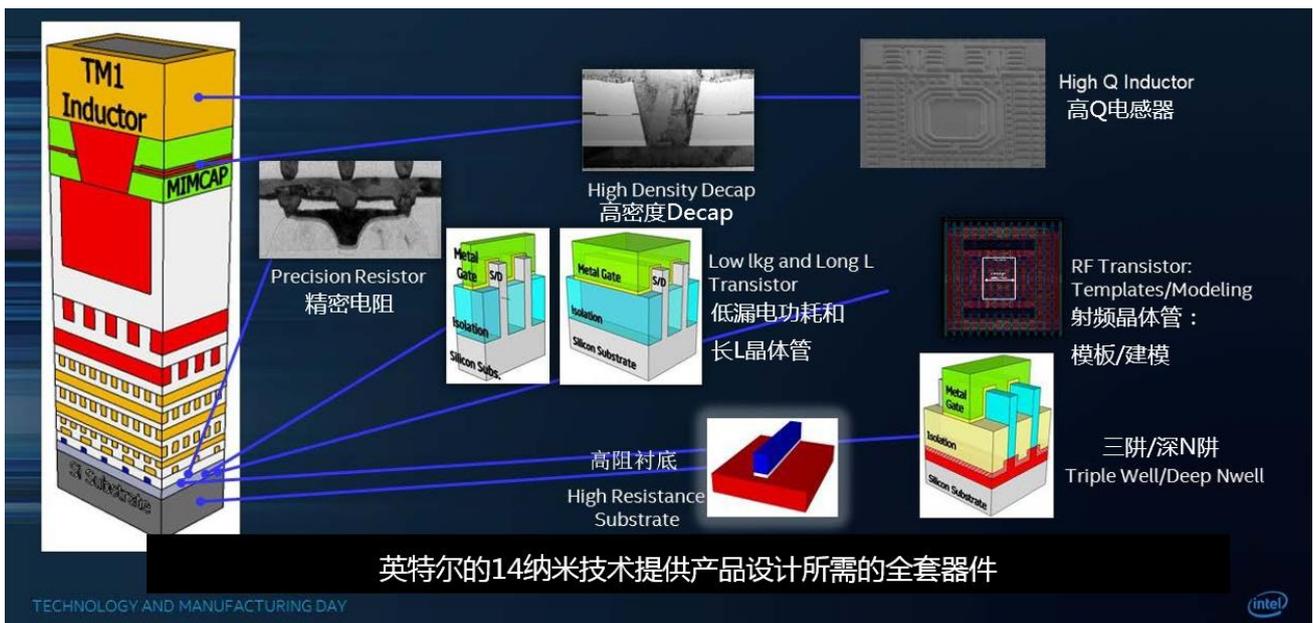


全球性能最高的14nm晶体管



英特尔14纳米制程还包含一整套可支持并增强各种产品设计的器件。这些器件包括高阻衬底、高 Q 电感器、高密度 DeCaps、深N阱 (Deep Nwell)、精密电阻器、低漏电功耗及长 L 晶体管，以及射频晶体管模板和建模。

英特尔14纳米制程包含一整套器件



14 纳米制造

英特尔14纳米制程正在美国俄勒冈州、亚利桑那州和爱尔兰的工厂进行量产，迄今已出货 4.734 亿件。英特尔代工业务通过两个设计平台——14GP（通用）和 14LP（低功耗），向客户提供英特尔14纳米制程。这两个平台包括广泛的硅验证IP组合以及全面集成的交钥匙代工服务和支

+++