



利用异构验证云 加速芯片设计

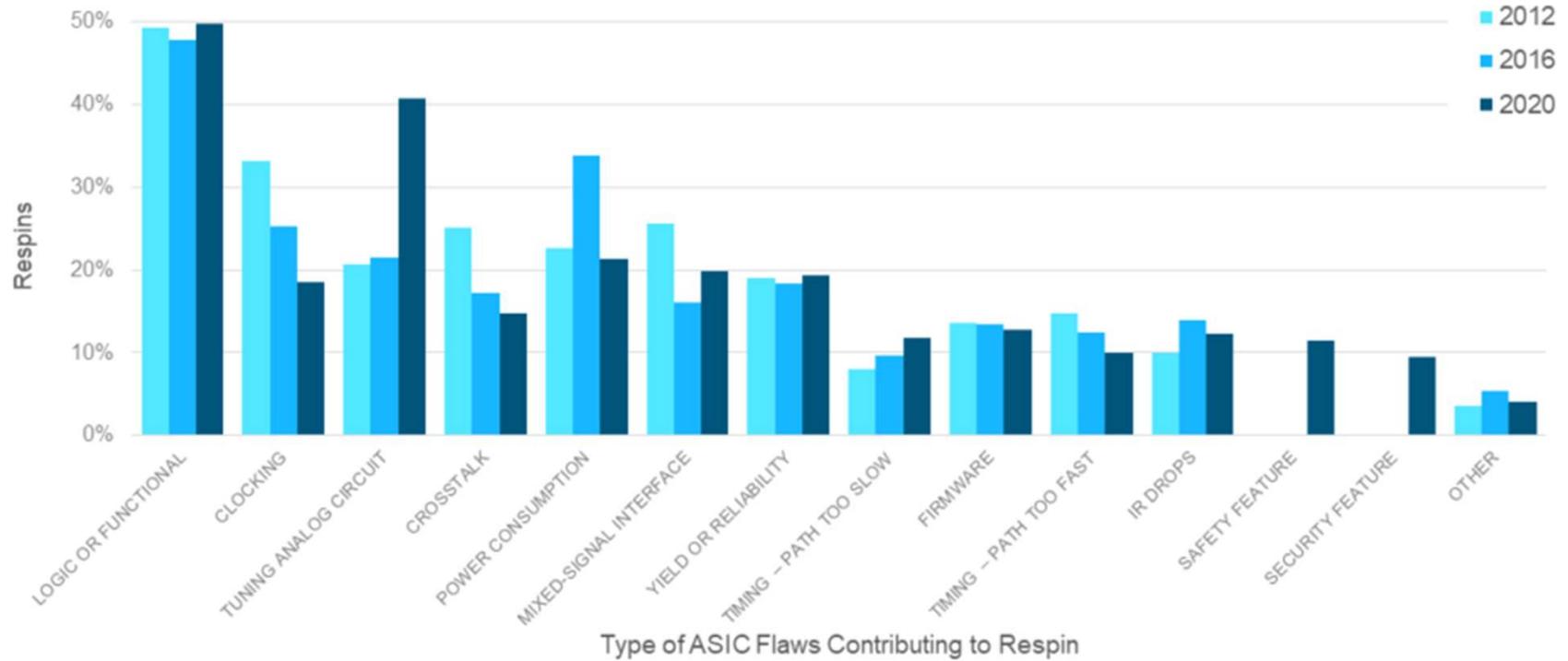
国微思尔芯

成就每一个芯梦想

演讲人：陈英仁 Ying J Chen

流片失败主要因素

ASIC Type of Flaws Contributing to Respin

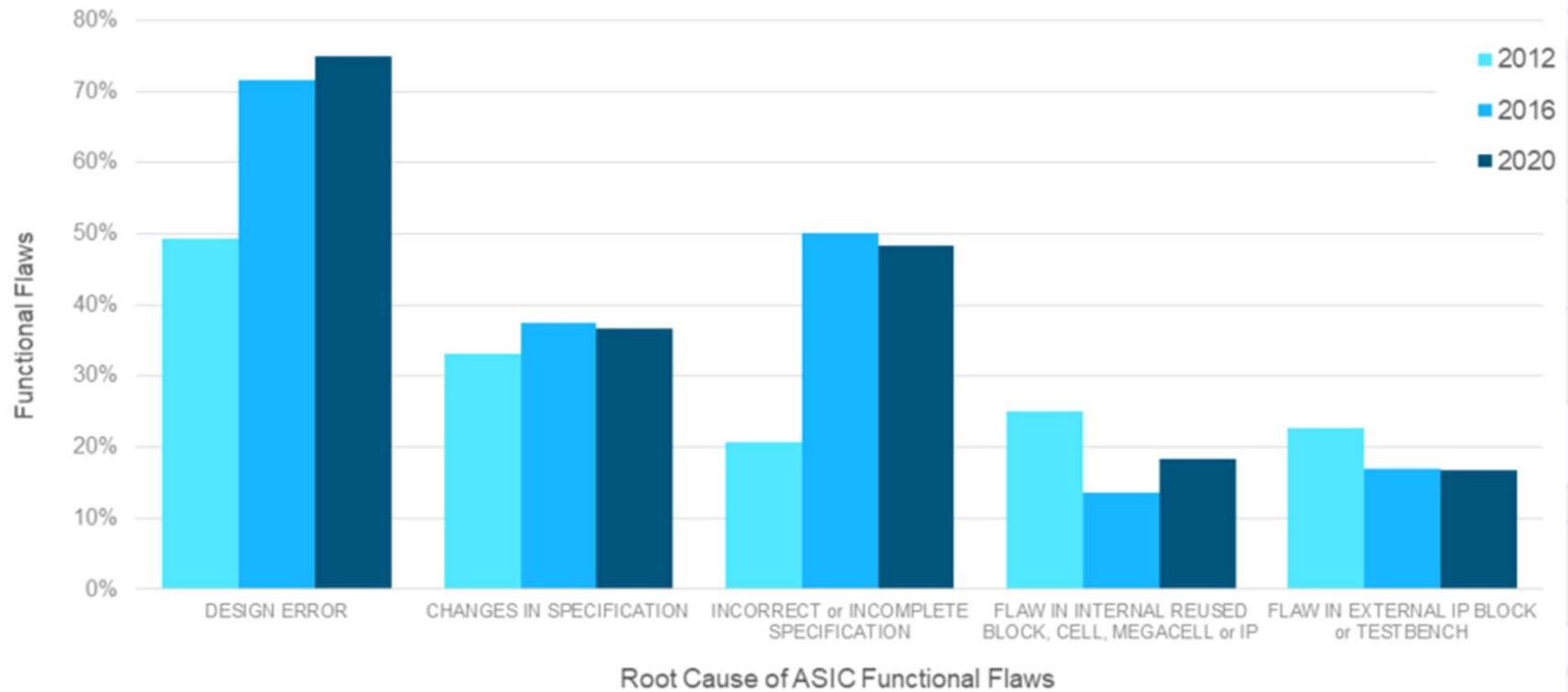


Source: Wilson Research Group and Mentor, A Siemens Business, 2020 Functional Verification Study

功能错误的主要因素



Root Cause of ASIC Functional Flaws



Source: Wilson Research Group and Mentor, A Siemens Business, 2020 Functional Verification Study

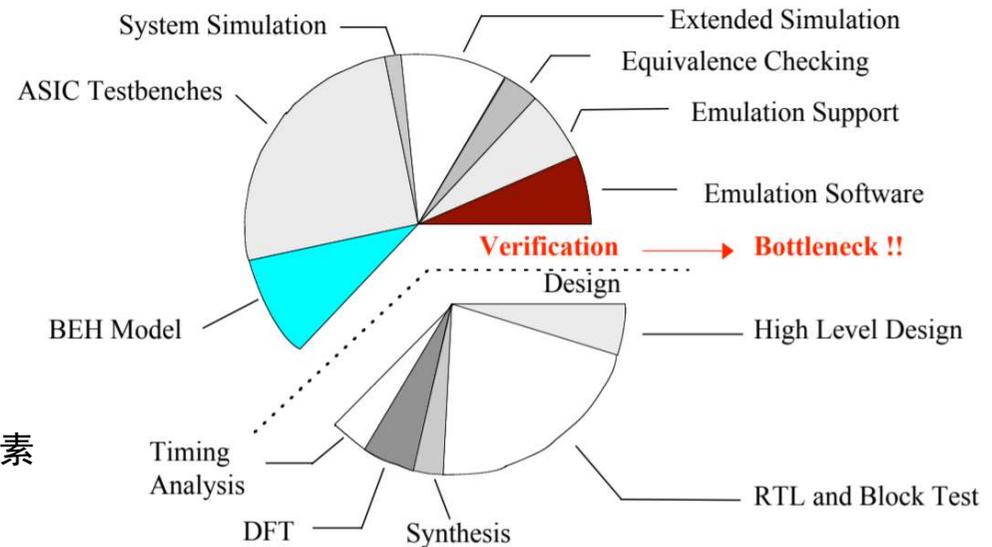
先进节点下大型芯片的验证压力

➤ 芯片设计成本日益高涨

- 芯片规模不断变大 (~百亿逻辑门)
- 软件内容持续增多 (多核, 异构核)
- 系统测试复杂费时 (覆盖率&软件)

➤ 系统级芯片验证极其复杂

- 逻辑设计错误是导致流片失败的第一因素
- 验证和仿真约占 7 成左右的研发时间
- 不仅要确定芯片设计正确, 还要确定设计正确的芯片



异构验证方法学

建模验证 Modeling



- 设计架构规划
- 系统性能分析
- 虚拟化应用场景
- 早期IP建模

软件仿真 Simulation



- 支持主流HDL语言
- 周期和事件驱动模式
- 高速并行仿真引擎
- 高阶建模接口

硬件仿真 Emulation



- 超大逻辑容量
- 自动设计编译
- 信号全可视调试
- 支持ICE/SBA/TBA

原型验证 Prototyping



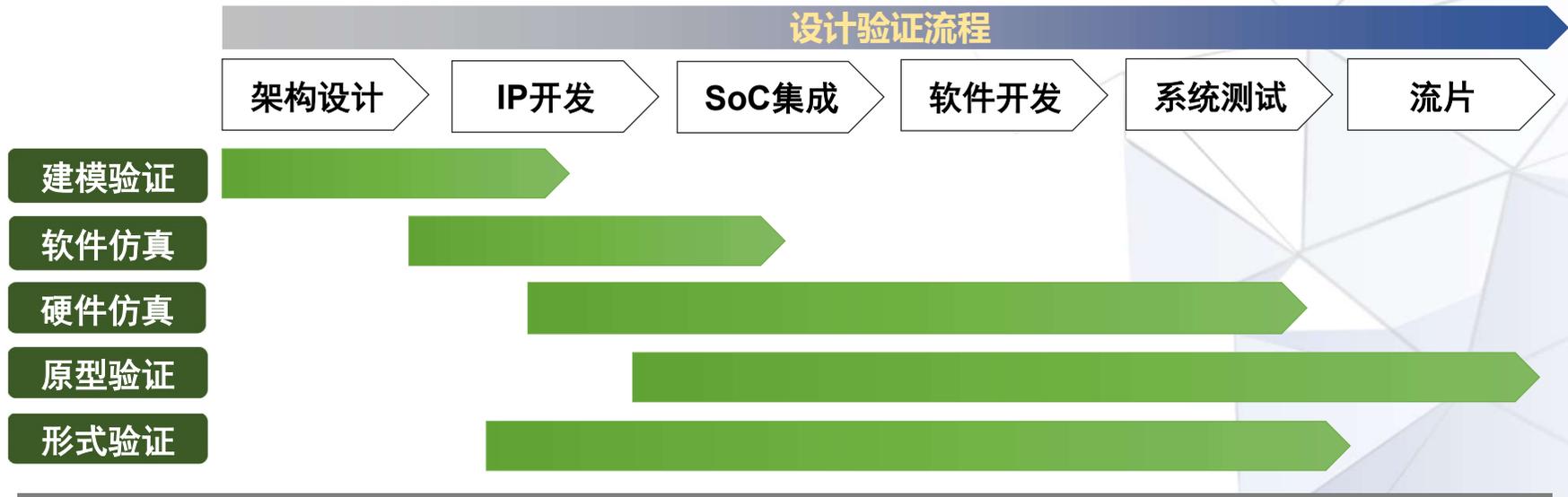
- 高性能高密多核硬件
- 自动设计分割
- 深度调试系统
- 丰富的接口库

形式验证 Formal



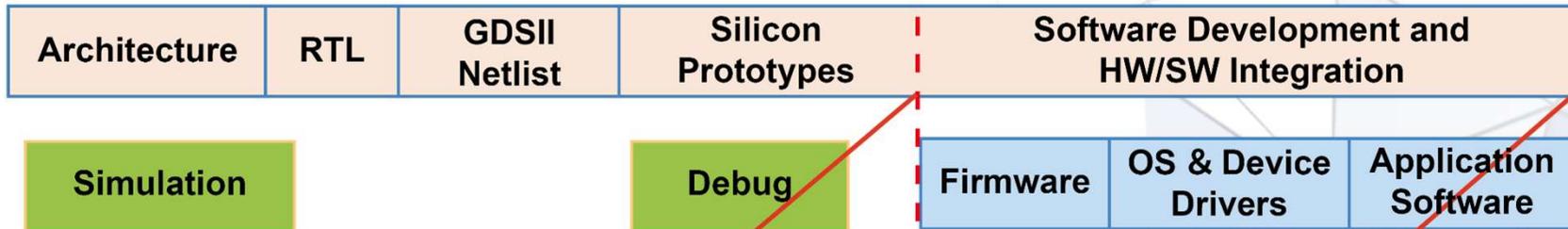
- RTL模式检查
- 等价性检查
- 断言空泛性检测
- 覆盖率分析

覆盖各种验证场景

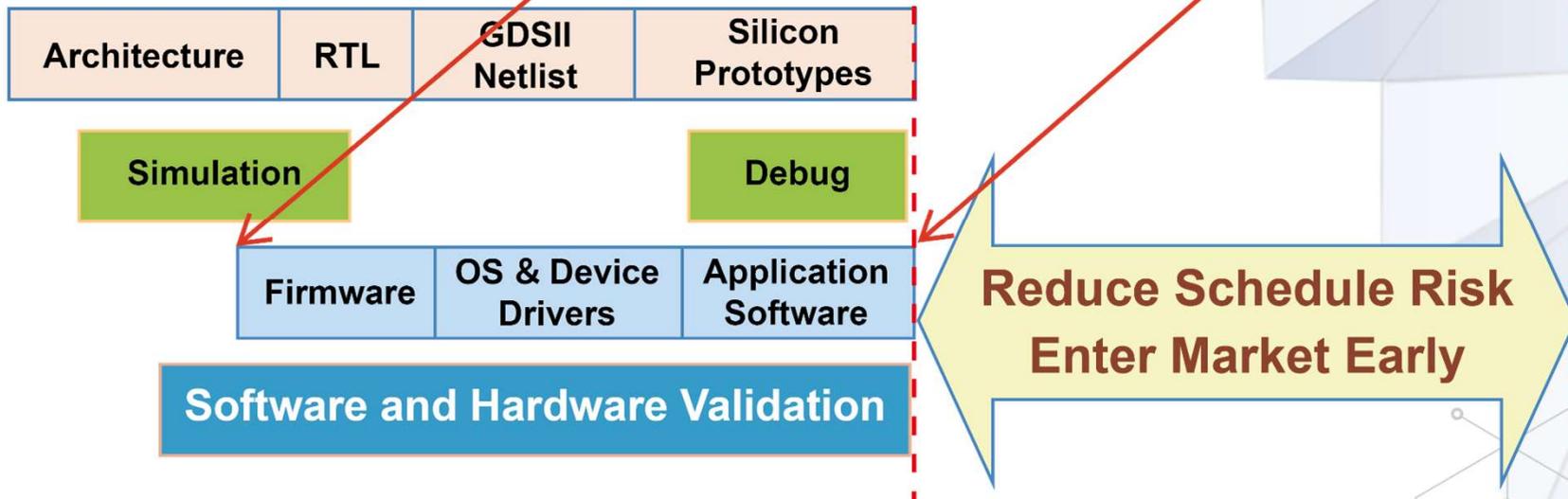


覆盖各种验证场景

Traditional Flow - Hardware then Software

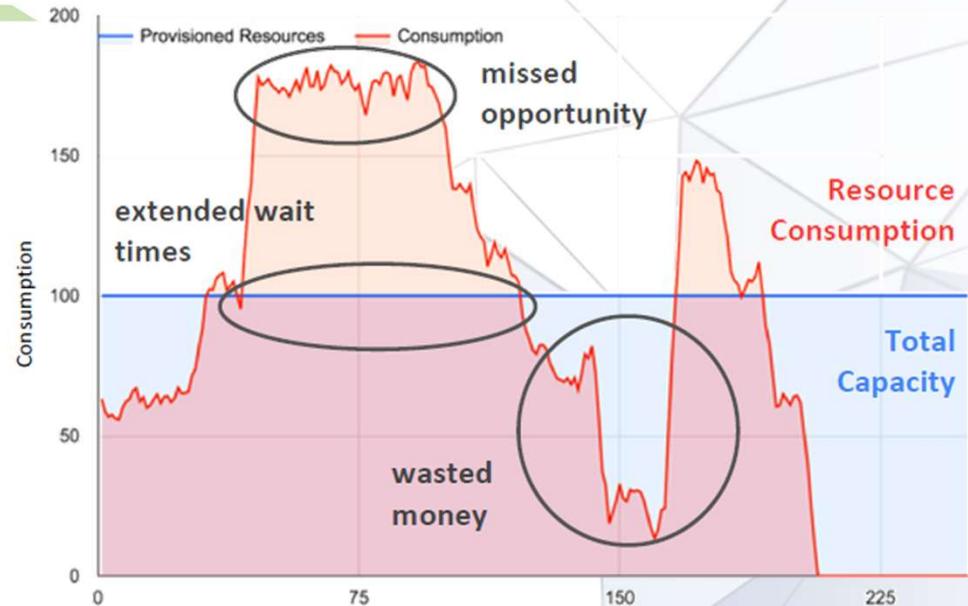


Concurrent Flow - Hardware and Software



异构仿真资源需求

- 软件仿真消耗大量 CPU 算力
- 硬件仿真 Emulation 资源宝贵
- 原型验证 Prototyping 需满足大量系统和软件用户
- 不同设计阶段需要不同的资源
- 大部分项目可能分散各地
- 需要合理的资源管理
 - 算力资源调度管理
 - 项目/用户调度管理
 - 安全管理

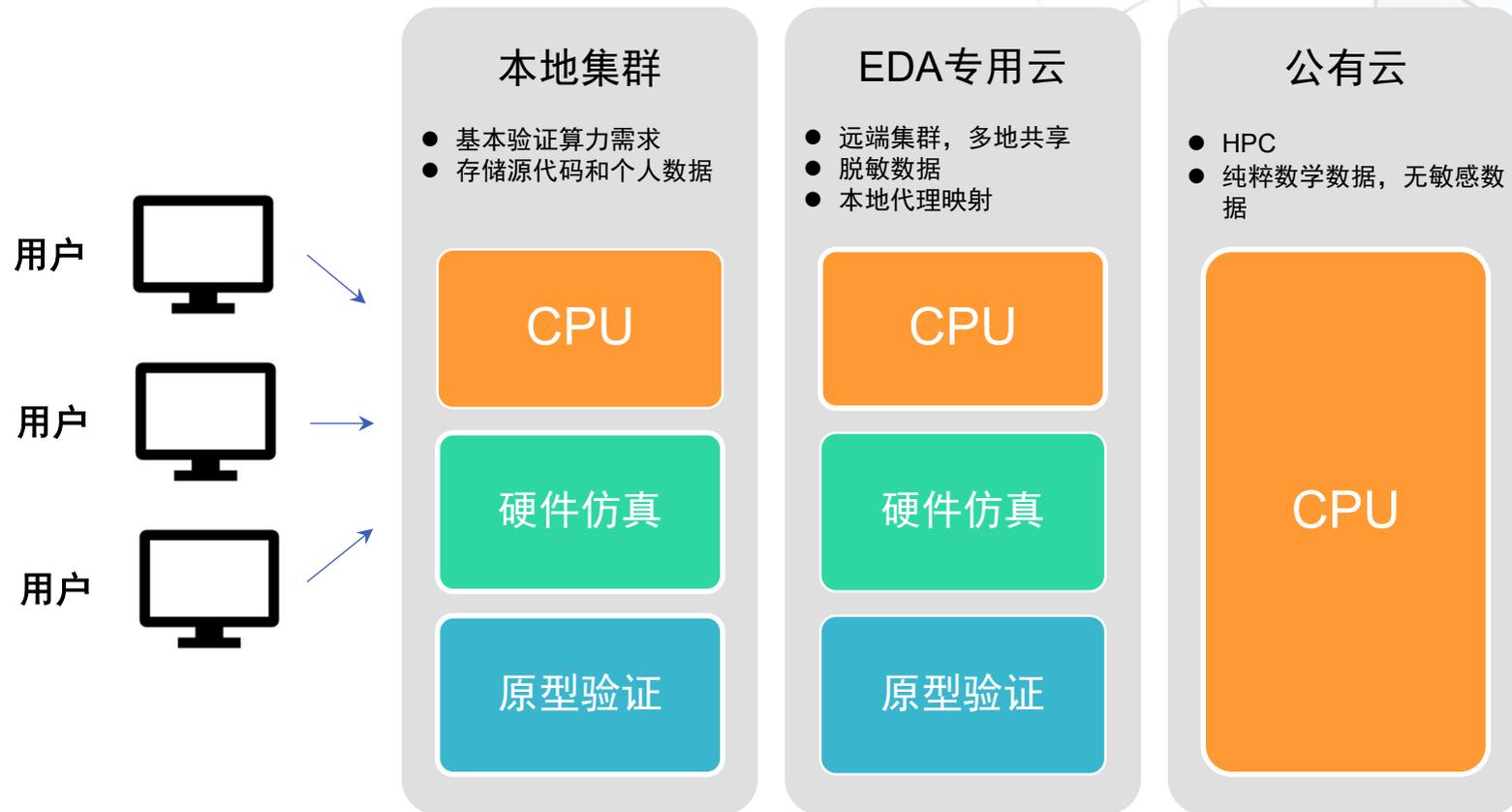


Move to Cloud



验证异构云架构

三层架构 - 算力、效率和安全的平衡



云管理和安全

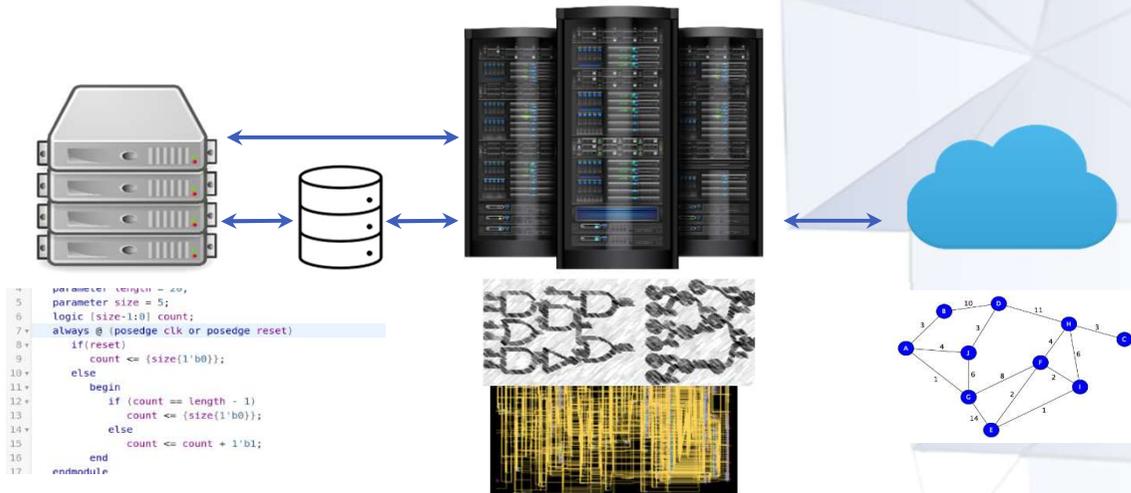
➤ 云管理

- 动态本地和云资源调度
- CPU 和 FPGA 资源调度
- 数据同步调度



➤ 数据安全

- 安全架构
- 分级数据管理
- 全程安全管理的 EDA 工具



案例 I: 私有云



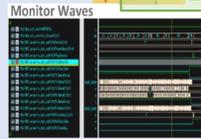
- ✓ 千核级别原型验证云服务
- ✓ 专用 IDC 机房
- ✓ 1 个半月内完成搭建
- ✓ 24*7 运行
- ✓ 设计验证和软件测试全部远程完成
- ✓ 管理上百个用户远程在不同地点不同时段使用

案例 II: QEMU+ 硬件仿真

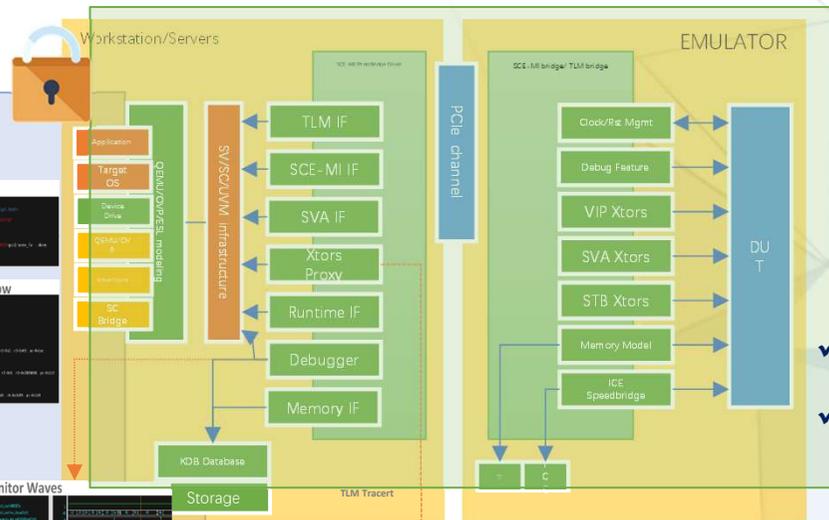
Local



- ✓ Source Code Scramble
- ✓ Pre-Compiler
- ✓ Debug/Trace
- ✓ Waveform viewer
- ✓ Encryption



Private or EDA Cloud



- ✓ Place & Route
- ✓ Waveform Process

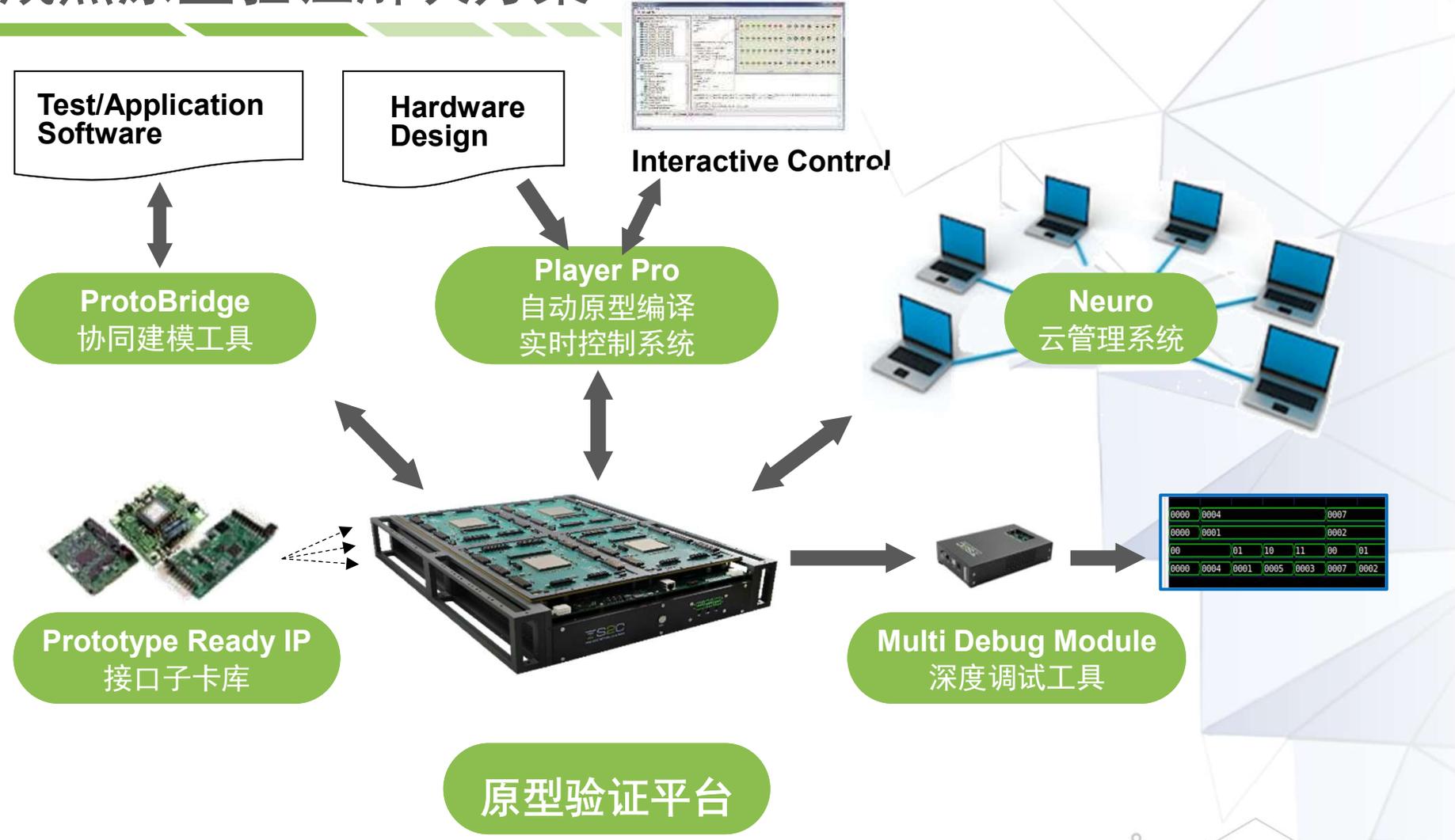
- ✓ Compiler
- ✓ Synthesis / P&R
- ✓ Emulator HW
- ✓ QEMU
- ✓ Runtime
- ✓ Waveform Process
- ✓ Power Analyzation



国微思尔芯核心优势



成熟原型验证解决方案



原型验证平台



谢谢观看

国微思尔芯
成就每一个芯梦想

